



วงจรจ่ายกำลังไฟฟ้ากระแสตรง แบบใช้ตัวเก็บประจุลดแรงดัน ที่ความถี่สูง*

มงคล เดชนครินทร์
ราชบัณฑิต สำนักวิทยาศาสตร์
ราชบัณฑิตยสถาน

บทคัดย่อ

บทความนี้นำเสนอแนวทางการออกแบบและสร้างวงจรจ่ายกำลังไฟฟ้ากระแสตรงแบบใช้ตัวเก็บประจุลดแรงดันที่ความถี่สูงประมาณ ๑๕ กิโลเฮิร์ตซ์ โดยดัดแปลงจากวงจรทำนองเดียวกันที่ใช้ความถี่ ๕๐ เฮิร์ตซ์ ซึ่งเคยลงพิมพ์เผยแพร่มาก่อนแล้ว จากการทดลองวงจรจ่ายกำลังแบบใหม่ในที่นี้ปรากฏว่าเมื่อให้กำลังด้านออกเท่ากับของวงจรที่ใช้ความถี่ ๕๐ เฮิร์ตซ์ วงจรใหม่ในบทความนี้มีประสิทธิภาพใกล้เคียงกันมากกับวงจรจ่ายกำลังทำนองเดียวกันที่ใช้ความถี่ ๕๐ เฮิร์ตซ์ แต่มีขนาดเล็กกว่าและมีน้ำหนักเบากว่าอย่างที่คาดหมายไว้

คำสำคัญ : วงจรจ่ายกำลังไฟฟ้ากระแสตรง, ตัวเก็บประจุ, ความถี่สูง

บทนำ

ในบทความที่เคยตีพิมพ์มาแล้วรวม ๓ บทในวารสารราชบัณฑิตยสถาน [๑-๓] ผู้นิพนธ์ได้นำเสนอวงจรจ่ายกำลังไฟฟ้ากระแสตรงที่ไม่ใช้หม้อแปลงกำลัง (power transformer) ในการลดแรงดันไฟฟ้า แต่ใช้วงจรของตัวเก็บประจุกับไดโอดสารกึ่งตัวนำทำหน้าที่นี้แทน และใช้ทรานซิสเตอร์เป็นสวิตช์หลักของวงจรโดยให้สวิตช์เหล่านี้ตัดต่อวงจรด้วยความถี่ต่ำ คือ ๕๐ เฮิร์ตซ์ ซึ่งเท่ากับความถี่ของไฟฟ้ากระแสสลับที่ใช้ในบ้านเรือนทั่วไป

จุดประสงค์ของบทความนี้ก็เพื่อนำเสนอวงจรจ่ายกำลังไฟฟ้า

กระแสตรงอีกแบบหนึ่ง ที่มีหลักการทำงานเช่นเดียวกับบรรดาวงจรในบทความดังกล่าวข้างต้น แต่ใช้ความถี่ในการตัดต่อวงจรของสวิตช์สูงกว่า ๑๐ กิโลเฮิร์ตซ์ วงจรแบบใหม่นี้มีข้อดีที่ทำให้สามารถลดขนาดของตัวเก็บประจุและขนาดของวงจรโดยรวมได้อย่างมาก ซึ่งจะช่วยลดต้นทุนในการผลิตและจะเป็นประโยชน์แก่การใช้งานในทางปฏิบัติ

หลักการทำงานของวงจรลดแรงดันไฟฟ้ากระแสตรงด้วยตัวเก็บประจุและไดโอด

เนื่องจากวงจรแหล่งจ่ายกำลังไฟฟ้ากระแสตรงในบทความนี้จะใช้

แรงดันสูง (ราว ๓๑๐ โวลต์) ทางด้านเข้าในรูปของแรงดันที่สวิตทางเดียวแทนที่จะเป็นแรงดันกระแสสลับ (๒๒๐ โวลต์) อย่างที่เคยใช้ในเอกสารอ้างอิง [๑-๓] การแปลงแรงดันด้านเข้าให้เป็นแรงดันด้านออกที่มีค่าต่ำกว่าจึงต้องอาศัยสวิตช์หลักจำนวน ๒ ตัว เพื่อตัดต่อวงจรลดแรงดันที่ประกอบด้วยตัวเก็บประจุกับไดโอด โดยที่สวิตช์หลักตัวหนึ่งอยู่ที่ด้านเข้าและสวิตช์หลักอีกตัวหนึ่งอยู่ที่ด้านออกของวงจรลดแรงดัน ดังตัวอย่างในรูปที่ ๑ ซึ่งแสดงถึงวงจรลดแรงดันที่จะให้ค่าแรงดันด้านออก (V_o) ขนาด $\frac{1}{n}$ ของแรงดันด้านเข้า (V_i)

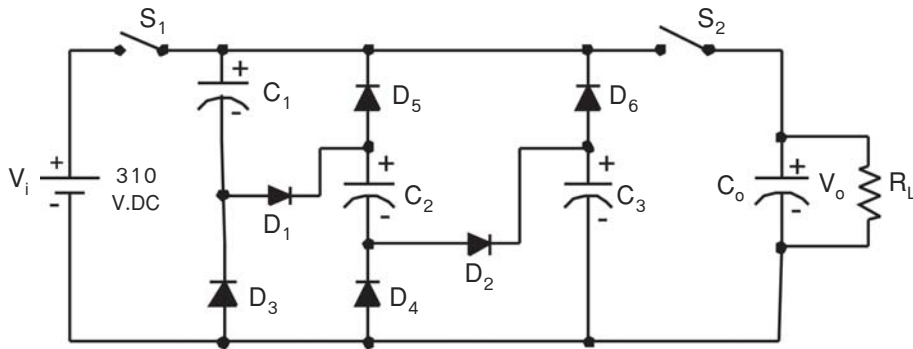
* บรรยายในการประชุมสำนักวิทยาศาสตร์ ราชบัณฑิตยสถาน เมื่อวันที่ ๒๐ กันยายน พ.ศ. ๒๕๔๕



ในรูปที่ ๑ สวิตช์หลัก S_1 ทางด้านเข้าของวงจรลดแรงดันและสวิตช์หลัก S_2 ทางด้านออกของวงจรนี้จะสลับกันตัดต่อวงจรโดยที่ช่วงต่อวงจร

ของสวิตช์ทั้ง ๒ ตัวจะถูกควบคุมให้ไม่เหลื่อมกัน เพราะไม่เช่นนั้นแล้ว จะเกิดการลัดวงจรผ่านตัวต้านทานโหลด (R_L) ทางด้านออก ซึ่งอาจทำ

ให้วงจรเสียหายได้ ในช่วงที่ S_2 ตัดวงจรอยู่นั้น ถ้าให้ S_1 ต่อกับ ไดโอด D_1 และ D_2 ซึ่งต่ออนุกรมอยู่กับตัวเก็บประจุ C_1 , C_2 และ C_3 จะได้รับ



รูปที่ ๑ ตัวอย่างของวงจรตัวเก็บประจุและไดโอดที่ใช้ลดแรงดันให้เหลือเพียง ๑/๓ ของแรงดันด้านเข้า

ไบแอสไปข้างหน้า (forward bias) และยอมให้มีกระแสไหลไปอัดประจุให้แก่ตัวเก็บประจุทั้ง ๓ ตัว จนแรงดันคร่อมตัวเก็บประจุแต่ละตัวมีค่าเท่ากับ $1/3$ ของ V_i ในระหว่างนี้ ไดโอดอีก ๔ ตัว คือ D_3 - D_6 จะได้รับไบแอสผันทกลับ (reverse bias) ทำให้ไดโอดกลุ่มนี้ ไม่นำกระแสและเป็นเสมือนสวิตช์ที่ตัดวงจร หลังจากในตัวเก็บประจุ C_1 - C_3 ได้รับประจุเต็มที่แล้ว สวิตช์ S_1 จะถูกทำให้ตัดวงจร จากนั้นสวิตช์ S_2 จึงจะถูกทำให้ต่อวงจร ซึ่งก็ทำให้ไดโอด D_3 - D_6 ได้รับไบแอสไปข้างหน้าและนำกระแส (เป็นเสมือนสวิตช์ที่ต่อวงจร) ในขณะเดียวกับที่ไดโอด D_1 และ D_2 ได้รับไบแอสผันทกลับ และไม่นำกระแส (เป็นเสมือนสวิตช์ที่ตัดวงจร) ดังนั้นตัวเก็บประจุ C_1 - C_3 จะต่อกันอย่างขนานและส่งกระแสไปผ่านตัวต้าน

ทาน R_L ด้วยกัน พร้อมทั้งอัดประจุให้แก่ตัวเก็บประจุ C_o โดยที่แรงดันด้านออก V_o มีค่าโดยประมาณเท่ากับแรงดันคร่อมตัวเก็บประจุแต่ละตัว คือ $(1/3)V_i$ หลังจาก S_2 ต่อกับวงจรอยู่ช่วงเวลาหนึ่งแล้ว มันจะถูกทำให้ตัดวงจร เพื่อจะได้เริ่มการทำงานในรอบใหม่ด้วยการที่ S_1 ถูกทำให้ต่อวงจรอีกครั้งหนึ่ง

ในช่วงเวลาที่ S_2 ตัดวงจรอยู่นั้น ตัวเก็บประจุ C_o จะทำหน้าที่จ่ายกระแสให้แก่ตัวต้านทานโหลด R_L แทนตัวเก็บประจุ C_1 - C_3 และช่วยพยุงแรงดัน V_o เอาไว้ไม่ให้ลดลงเร็วจนเกินไป

ข้อที่ควรสังเกตก็คือว่า ในที่นี้แรงดันด้านเข้าของวงจรลดแรงดันนั้นเป็นแรงดันกระแสตรง ไม่ใช่แรงดันกระแสสลับที่มาต่ออยู่โดยตรงอย่างที่เคยใช้ในเอกสารอ้างอิง [๑-๓]

ดังนั้น เราจึงไม่คำนึงถึงสมมาตรของกระแสสลับด้านเข้า และสามารถใช้งานวงจรลดแรงดันที่มีโครงสร้างตามรูปที่ ๑ ซึ่งเป็นเพียงซีกเดียวของวงจรเดิมที่เคยใช้ในเอกสารอ้างอิง [๑-๓]

การลดค่าความจุไฟฟ้าของตัวเก็บประจุเมื่อเพิ่มค่าความถี่ของการตัดต่อวงจร

การวิเคราะห์การทำงานของวงจรลดแรงดันในรูปที่ ๑ และการกำหนดค่าความจุไฟฟ้าของตัวเก็บประจุในวงจรนี้ ใช้หลักการเช่นเดียวกันกับในเอกสารอ้างอิง [๑] แต่ในที่นี้ความถี่ในการตัดต่อวงจรของสวิตช์หลักเพิ่มขึ้น (จาก ๕๐ เฮิรตซ์) เป็นประมาณ ๑๐ กิโลเฮิรตซ์ เราจึงเพียงแต่นำหลักที่ว่า “เมื่อให้วงจรตัวเก็บประจุจ่ายกำลังไฟฟ้าได้เท่าเดิมใน



ภาวะแรงดันเช่นเดิม แต่ให้ความถี่เปลี่ยนไป ความจุไฟฟ้าของตัวเก็บประจุจะแปรเป็นสัดส่วนผกผันกับความถี่” มาใช้ในการประมาณค่าความจุไฟฟ้าที่ควรใช้ในวงจรความถี่สูง โดยคิดจากค่าความจุไฟฟ้าที่เคยใช้ในวงจรความถี่ต่ำ

หลักที่ว่าค่าความจุไฟฟ้าจะแปรผกผันกับความถี่ดังกล่าว สามารถแสดงให้เห็นได้ดังนี้ คือจากค่าพลังงานสะสมในตัวเก็บประจุที่มีค่าความจุไฟฟ้า C และมีแรงดันไฟฟ้า V ปรากฏคร่อมอยู่ ตามสมการ

$$W = (1/2)CV^2 \quad (๑)$$

เมื่อให้ตัวเก็บประจุจ่ายพลังงานออกไปเท่ากับ ΔW โดยที่แรงดันลดลงเท่ากับ ΔV ในช่วงเวลา ΔT เราจะได้กำลังไฟฟ้าที่ออกจากตัวเก็บประจุเป็น

$$\begin{aligned} P &= \Delta W / \Delta T \\ &= CV(\Delta V / \Delta T) \\ &= [V(\Delta V)]Cf \quad (๒) \end{aligned}$$

โดยที่ $f = 1/\Delta T$ มีค่าเป็นสัดส่วนโดยตรงกับความถี่ของการตัดต่อวงจร

จากสมการ (๒) เมื่อให้ P, V และ ΔV มีค่าคงตัว เราจะได้ $Cf = k = \text{ค่าคงตัว}$ หรือ $C = k/f$ นั่นคือค่าความจุไฟฟ้าจะแปรผกผันกับความถี่ของการตัดต่อวงจร

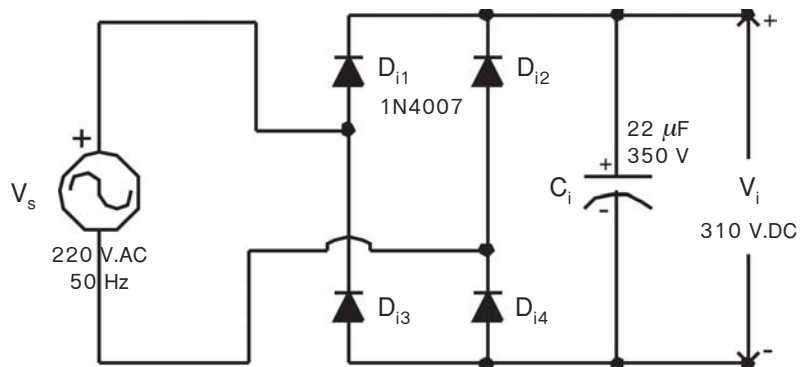
ตัวอย่างวงจรจ่ายกำลังที่ความถี่สูง

ในหัวข้อนี้ ผู้นิพนธ์จะแสดงตัวอย่างการออกแบบวงจรจ่ายกำลังไฟฟ้ากระแสตรงที่คล้ายกับวงจรในเอกสารอ้างอิง [๑-๓] โดยให้มีสมรรถนะใกล้เคียงกัน แต่ทำงานที่ความถี่สูงประมาณ ๑๕ กิโลเฮิร์ตซ์ นั่นคือวงจรในที่นี้จะใช้แรงดันไฟฟ้าด้านเข้าด้านทางขนาด ๒๒๐ V.AC (กระแสสลับ) ที่ความถี่ ๕๐ เฮิร์ตซ์ และจะจ่ายกำลังออกในรูปของกระแสตรงขนาดประมาณ ๑ แอมแปร์ ที่แรงดันประมาณ ๑๕ V.DC (กระแสตรง)

วงจรรย่อยที่ต้องใช้เป็นส่วนแรกสุดของวงจรโดยรวมก็คือ วงจรเรียงกระแสและวงจรกรองแรงดันอย่างง่าย ดังที่แสดงไว้ในรูปที่ ๒ ในรูปนี้ ไดโอด ๔ ตัว คือ D_{i1} - D_{i4} ประกอบกันเป็นวงจรเรียงกระแส ซึ่งจะแปลงแรงดันกระแสสลับ V_s ให้เป็นแรงดัน

ทิศทางเดียวแบบเต็มคลื่น ส่วนตัวเก็บประจุ C_i ทำหน้าที่เป็นตัวกรองแรงดันทิศทางเดียวที่ออกจากวงจรเรียงกระแสให้เรียบขึ้น ได้เป็นแรงดันกระแสตรง V_i ขนาดประมาณ ๓๑๐ โวลต์

วงจรรย่อยส่วนต่อไปก็คือวงจรลดแรงดัน ซึ่งจะประกอบด้วยไดโอดและตัวเก็บประจุทำนองเดียวกับที่เคยใช้ในเอกสารอ้างอิง [๑-๓] แต่เนื่องจากในที่นี้เราจะใช้ความถี่ของการตัดต่อวงจรสูงขึ้นเป็นประมาณ ๓๐๐ เท่าของค่าเดิม คือใช้ความถี่ประมาณ ๑๕,๐๐๐ เฮิร์ตซ์ เทียบกับความถี่เดิมที่มีค่าเพียง ๕๐ เฮิร์ตซ์ ดังนั้น เมื่อใช้หลักในหัวข้อที่ผ่านมาซึ่งกล่าวว่า ค่าความจุไฟฟ้าเป็นสัดส่วนผกผันกับความถี่ ($C = k/f$) เราจะสามารถลดค่าความจุไฟฟ้าของตัวเก็บประจุแต่ละตัวในวงจรส่วนนี้ลงเหลือเพียงประมาณ ๑/๓๐๐ ของค่าเดิม



รูปที่ ๒ วงจรเรียงกระแสและวงจรกรองแรงดันทางส่วนหน้าของวงจรโดยรวม



ในเอกสารอ้างอิง [๒] ผู้นิพนธ์ใช้ตัวเก็บประจุขนาด ๒๒๐ ไมโครฟารัด (ทนแรงดัน ๕๐ โวลต์) จำนวน ๑๐ ตัวในแต่ละซีกของวงจรลดแรงดัน ซึ่งก็หมายถึงว่าความจุผลรวมในการต่ออนุกรมกันของตัวเก็บประจุทั้งหมดนี้จะมีค่าเพียง $220/10 = 22$ ไมโครฟารัด [เมื่อคำนึงถึงว่าตัวเก็บประจุ C_i ในวงจรตามรูปที่ ๒ ควรมีค่าความจุใกล้เคียงกับค่าความจุผลรวม (เมื่อต่ออนุกรมกัน) ของตัวเก็บประจุทั้งหมดในวงจรลดแรงดัน ผู้นิพนธ์จึงเลือกใช้ค่าความจุของ C_i เป็น ๒๒ ไมโครฟารัด (ทนแรงดันได้ ๓๕๐ โวลต์)] ดังนั้น เมื่อเพิ่มความถี่ขึ้นเป็น ๓๐๐ เท่า ความจุไฟฟ้าในเชิงทฤษฎีของตัวเก็บประจุแต่ละตัวจะลดลงเหลือเพียง $220/300 = 0.๗๔$ ไมโครฟารัด เท่านั้น

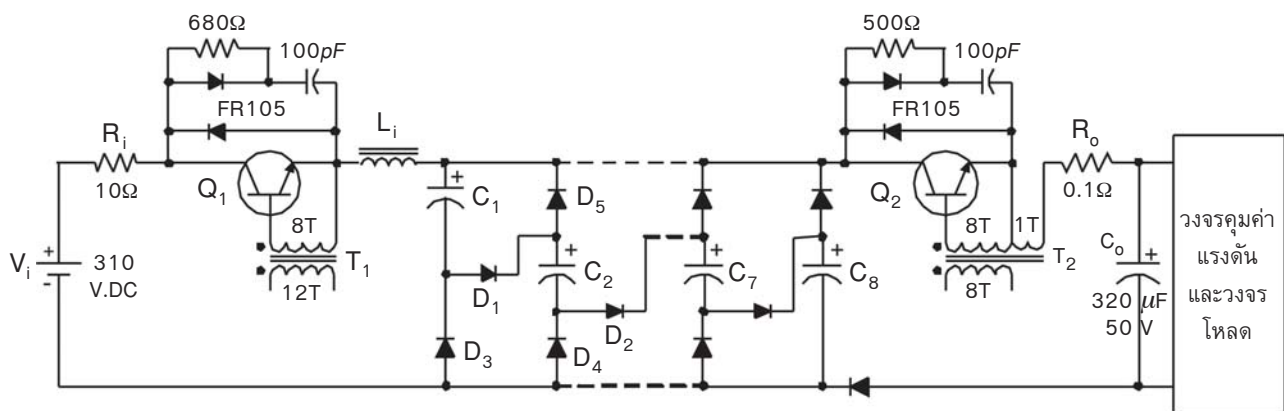
เนื่องจากวงจรลดแรงดันในบทความนี้ มีโครงสร้างเพียงซีกเดียวของวงจรที่เคยใช้ในเอกสารอ้างอิง

[๑-๓] ดังนั้น แรงดันเฉลี่ยทางด้านออกของวงจรในนี้จะต่ำกว่าแรงดันด้านออกของวงจรเดิมที่มีโครงสร้างเต็มทั้ง ๒ ซีก ผู้นิพนธ์จึงชดเชยค่าแรงดันที่ต่ำลงไปนี้โดยเพิ่มความจุไฟฟ้าของตัวเก็บประจุแต่ละตัว จากค่าเชิงทฤษฎี คือ ๐.๗๔ ไมโครฟารัด เป็นค่าเชิงปฏิบัติ คือ ๑.๐ ไมโครฟารัด และลดจำนวนตัวเก็บประจุในวงจรลดแรงดัน จาก ๑๐ ตัวเหลือเพียง ๘ ตัว ซึ่งก็จะทำให้ตัวเก็บประจุแต่ละตัวได้รับแรงดันสูงสุดเท่ากับ $V_i/8$ คือประมาณ ๔๐ โวลต์

โดยสรุป วงจรลดแรงดันในบทความนี้จะเป็นดังที่แสดงไว้ในรูปที่ ๓ ซึ่งก็คล้ายกับวงจรในรูปที่ ๑ แต่ต่างกันที่เราได้เพิ่มจำนวนตัวเก็บประจุที่ต่ออนุกรมกันเพื่อรับแรงดันด้านเข้าขึ้นเป็น ๘ ตัว (หรือเพิ่มจำนวนกิ่งที่จะต่อขนานกันเพื่อจ่ายแรงดันด้านออกเป็น ๘ กิ่ง) เพิ่มตัวต้านทาน R_i ทางด้านเข้า และตัวต้านทาน R_o

ทางด้านออก เพื่อความสะดวกในการสังเกตรูปคลื่นกระแสทางด้านเข้าและกระแสทางด้านออกตามลำดับ เพิ่มตัวเหนี่ยวนำ L_i (ค่าความเหนี่ยวนำประมาณ ๘๐ ไมโครเฮนรี) เพื่อลดค่ายอดของกระแสด้านเข้า และแทนสวิตช์ S_1 กับ S_2 ในรูปที่ ๑ ด้วยทรานซิสเตอร์ Q_1 กับ Q_2 (เบอร์ C3039 รับกระแสได้ ๑๒ แอมแปร์ ทนแรงดันได้ ๔๐๐ โวลต์) ตามลำดับสำหรับตัวเก็บประจุ C_o ทางด้านออกของวงจรนั้น ผู้นิพนธ์เลือกใช้ค่าความจุ ๓๒๐ ไมโครฟารัด เพื่อจะได้รับการกับวงจรคุมค่าแรงดันที่จะนำมาต่อเพิ่มเติมต่อไป แม้ว่าตามหลักการลดค่าความจุที่แปรผกผันกับความถี่แล้วเราอาจใช้ค่าที่เล็กกว่านี้มาก เช่น ๒๒ ไมโครฟารัด

ไดโอดทั้งหมดในวงจรตามรูปที่ ๓ เป็นไดโอดชนิดฟื้นตัวเร็ว (fast recovery diode) เบอร์ FR105 ซึ่งรับกระแสได้ ๑ แอมแปร์ และทน



All diodes = FR105 (1A, 600 V); All C's = 1 μ F, 50 V

รูปที่ ๓ วงจรของตัวเก็บประจุและไดโอดที่ใช้ลดแรงดันที่ความถี่สูงประมาณ ๑๕ กิโลเฮิรตซ์



แรงดันผันกลับได้ ๖๐๐ โวลต์ ส่วน วงจรที่ประกอบด้วยไดโอด ๒ ตัว ร่วมกับตัวต้านทาน ๑ ตัว และตัวเก็บ ประจุขนาด ๑๐๐ พิโคฟารัด ๑ ตัวที่ ต่อคร่อมทรานซิสเตอร์ Q_1 และ Q_2 นั้น ก็คือ วงจรสับเบอ (snubber) ที่ใช้ป้องกันทรานซิสเตอร์ทั้งสองนี้

เมื่อเปรียบเทียบชิ้นส่วนของ วงจรลดแรงดันที่ความถี่สูงในบทความนี้ กับชิ้นส่วนของวงจรลดแรง

ดันที่ความถี่ต่ำในเอกสารอ้างอิง [๒-๓] เราจะได้ผลตามตารางที่ ๑

วงจรย่อยส่วนต่อไปก็คือวงจร สร้างความถี่สูงและขับนำทรานซิสเตอร์ ในที่นี้ผู้พิมพ์เลือกใช้วงจร รวม (ไอซี) เบอ TL494 (ซึ่งมี รายละเอียดของข้อมูลและวิธีใช้งาน อยู่ในเอกสารอ้างอิง ๔) ร่วมกับชิ้น ส่วนประกอบอื่น ๆ ตามรูปที่ ๔ เพื่อ สร้างสัญญาณแรงดันรูปคลื่นสี่เหลี่ยม

ความถี่ประมาณ ๑๕ กิโลเฮิร์ตซ์ สำหรับขับนำทรานซิสเตอร์ Q_1 และ Q_2 ของรูปที่ ๓ ความถี่ ๑๕ กิโลเฮิร์ตซ์ ของสัญญาณรูปคลื่นสี่เหลี่ยมที่ออก จากขา ๙ และ ๑๐ ของ TL494 นั้น ได้จากตัวเก็บประจุขนาด ๑ นาโน ฟารัด และตัวต้านทานขนาด ๓๓ กิโลโอห์ม ที่ต่ออยู่กับขา ๕ และขา ๖ ตามลำดับ เพื่อป้องกันไม่ให้ Q_1 และ Q_2 นำกระแสเหลื่อมกัน เราจะ

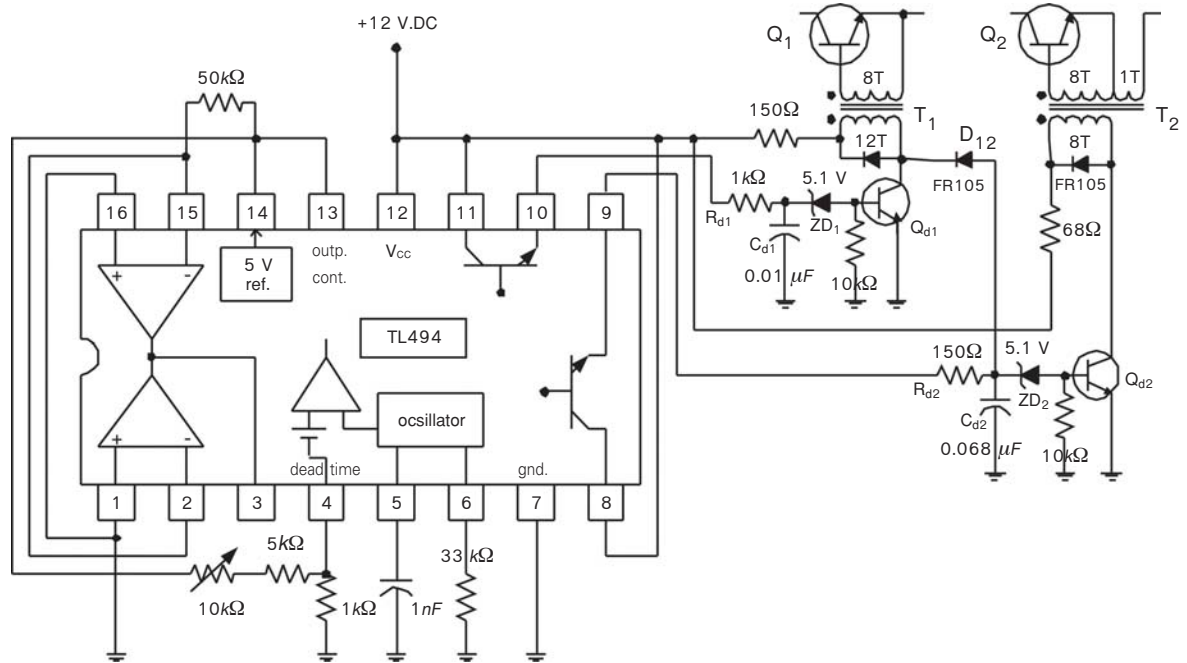
ตารางที่ ๑ ผลการเปรียบเทียบชิ้นส่วนของวงจรลดแรงดันที่ความถี่ต่ำเดิมกับของวงจรลดแรงดันที่ความถี่สูงในบทความนี้

	วงจรความถี่ต่ำ	วงจรความถี่สูง
๑) ความถี่ในการตัดต่อวงจร (เฮิร์ตซ์)	๕๐	๑๕,๐๐๐
๒) จำนวนกิ่งวงจรลดแรงดัน	๒๐	๘
๓) จำนวนตัวเก็บประจุ + ไดโอดในวงจร	๒๐ + ๖๐	๖ + ๒๒
๔) ค่าความจุไฟฟ้าของตัวเก็บประจุแต่ละตัว (ไมโครฟารัด)	๒๒๐	๑
๕) เบอของไดโอดที่ใช้ (และชนิดการใช้งาน)	1N4007 (ธรรมดา)	FR105 (พินตัวเร็ว)
๖) ค่าความจุของตัวเก็บประจุต้านออก C_o (ไมโครฟารัด)	๓๕๐	๓๒๐

ใช้วงจรสร้างช่วงเวลาไร้ผลสนอง (dead time) ซึ่งประกอบด้วยกลุ่มของตัวต้านทานแบ่งแรงดันที่ต่อกับขา ๔ ของ TL494 ร่วมกับวงจร หน่วงเวลาที่ประกอบด้วยตัวต้านทาน R_{di} , ตัวเก็บประจุ C_{di} และซีเนอร์ ไดโอด ZD_i ($i = ๑, ๒$) วงจรขับนำ สำหรับ Q_1 และ Q_2 ยังใช้ทรานซิสเตอร์เสริมคือ Q_{d1} และ Q_{d2} (เบอ

2N2222) ซึ่งสร้างกระแสขับนำเบส ของ Q_1 และ Q_2 ผ่านทางหม้อแปลง T_1 และ T_2 สำหรับแยกโดตรงจร ของ Q_1 กับของ Q_{di} ($i = ๑, ๒$) ออก จากกันดังรายละเอียด ในรูปที่ ๔ หม้อแปลง T_1 และ T_2 ใช้แกนที่ทำ ด้วยเฟอร์ไรต์รูปทอรอยด์ ขนาดเส้น ผ่านศูนย์กลางเฉลี่ย ๑ เซนติเมตร และมีพื้นที่ภาคตัดขวางประมาณ

๒๕ ตารางมิลลิเมตร จำนวนรอบของขดลวดหม้อแปลงและค่าความต้านทานของตัวต้านทานในวงจรขับนำนี้ หาได้จากการประมาณค่า สูงสุดในทางทฤษฎีของกระแสที่ผ่าน Q_1 และ Q_2 และการปรับแต่งค่าเหล่านี้ในทางปฏิบัติ

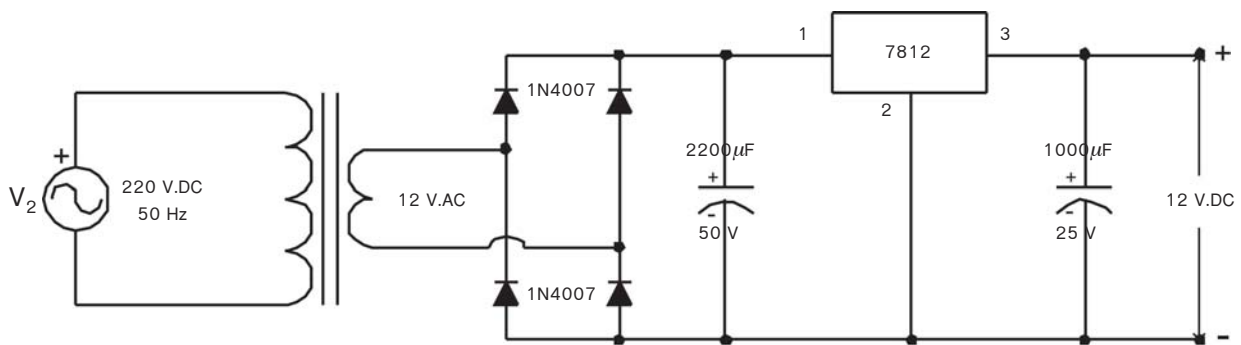


รูปที่ ๔ วงจรสร้างความถี่สูงและขับนำทรานซิสเตอร์

แหล่งจ่ายแรงดันกระแสตรงขนาด ๑๒ โวลต์ ที่ใช้กับวงจรในรูปที่ ๔ นั้น เป็นดังที่แสดงไว้ในรูปที่ ๕ คือใช้หม้อแปลงลดแรงดันขนาดเล็ก (๒๒๐ โวลต์/๑๒ โวลต์, ๐.๕ แอมแปร์)

ร่วมกับวงจร ไดโอดที่ใช้เรียงกระแสแบบเต็มคลื่น ตัวเก็บประจุ (๒,๒๐๐ ไมโครฟารัด) ที่ใช้กรองแรงดันต้นทางวงจรรวมเบอร์ ๗๘๑๒ ซึ่งเป็นตัวคุมค่าแรงดันแบบเชิงเส้น (linear re-

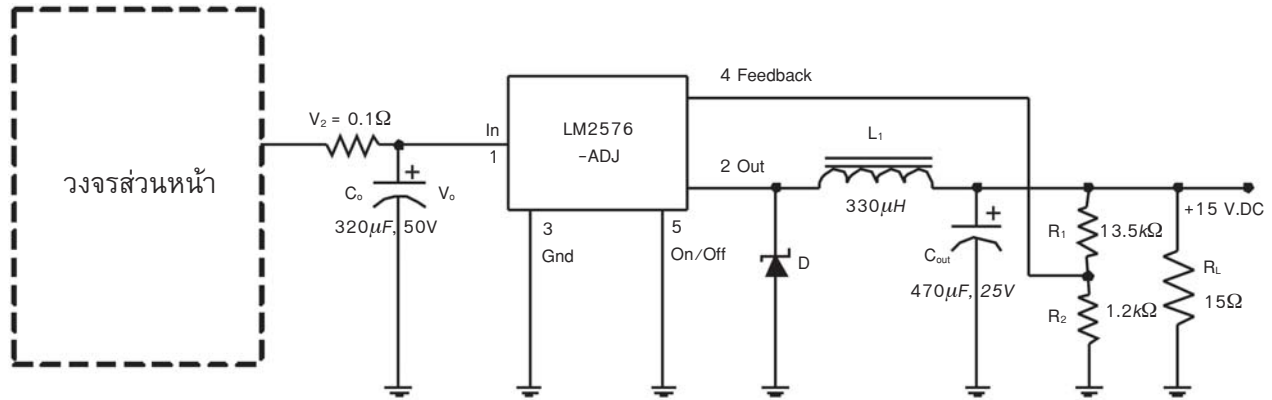
gulator) และตัวเก็บประจุอีกตัวหนึ่ง (๑,๐๐๐ ไมโครฟารัด) ที่ช่วยคงค่าแรงดันด้านออก



รูปที่ ๕ แหล่งจ่ายแรงดันกระแสตรง ๑๒ โวลต์ สำหรับวงจรในรูปที่ ๔

วงจรคุมค่าแรงดันและวงจรโหลด

วงจรส่วนนี้เป็นดังที่แสดงไว้ในรูปที่ ๖ ซึ่งก็เป็นวงจรเดิมที่เคยใช้ในเอกสารอ้างอิง [๒] และ [๓]



รูปที่ ๖ วงจรคุมค่าแรงดันต้านทานออกของวงจรจ่ายกำลังกระแสตรง

คือ ประกอบด้วยวงจรรวมเบอร์ LM 2576-ADJ อันเป็นตัวคุมค่าแรงดันแบบใช้การสวิตช์ (switching regulator) ร่วมกับชิ้นส่วนอื่น ๆ ดังที่แสดงไว้ (โปรดดูรายละเอียดในเอกสาร

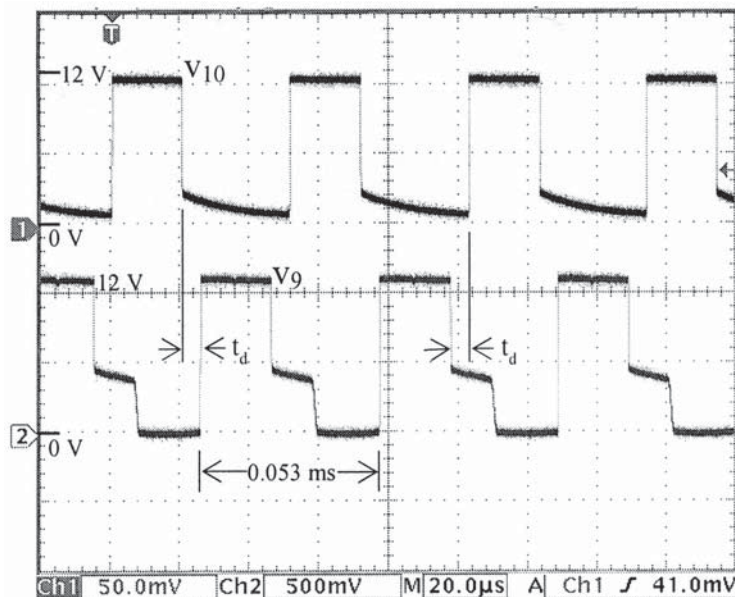
อ้างอิง [๒]) วงจรคุมค่าแรงดันในที่นี้ได้ถูกปรับตั้งไว้ให้จ่ายแรงดันออกคงตัวที่ ๑๕ โวลต์ ส่วนวงจรโหลดก็คือตัวต้านทาน R_L ซึ่งมีค่าความต้านทาน ๑๕ โอห์ม และรับกำลังได้ ๒๐ วัตต์

ตัวอย่างรูปคลื่นแรงดันและกระแสในวงจร

ในตอนนีผู้พิมพ์จะแสดงรูปคลื่นแรงดันและรูปคลื่นกระแสในบางส่วนของวงจรจ่ายกำลังที่เกี่ยวข้อง เริ่มด้วยรูปคลื่นแรงดัน V_{10} และ V_9 ในรูปที่ ๗ ซึ่งเป็นแรงดันที่ออกจากขา ๑๐ และขา ๙ ของวงจรรวม TL494 ในรูปที่ ๔ และใช้ขับนำวงจรเบสของทรานซิสเตอร์ Q_{d1} และ Q_{d2} ตามลำดับ แรงดันทั้งสองนี้มีช่วงเวลาครบ ๑ คาบวัดได้จริงเท่ากับ ๐.๐๕๓ มิลลิวินาที นี่ก็หมายความว่าความถี่ที่แท้จริงของแรงดันขับนำที่ได้จากวงจรรวม TL494 คือ $1/0.053 = 18.86$ กิโลเฮิรตซ์ ซึ่งสูงกว่าค่าประมาณ ๑๕ กิโลเฮิรตซ์ ที่ใช้ใน

การคำนวณออกแบบวงจรตัวเก็บประจุที่ใช้ลดแรงดัน แต่ก็ไม่มีผลที่จะต้องเปลี่ยนแปลงการออกแบบ

แต่อย่างใด เพราะผู้พิมพ์ได้กำหนดความจุไฟฟ้าของตัวเก็บประจุโดยใช้ค่าที่เผื่อข้างสูงอยู่แล้ว



รูปที่ ๗ รูปคลื่นแรงดันที่ไปขับนำวงจรเบสของทรานซิสเตอร์ Q_{d1} และ Q_{d2}



ในรูปที่ ๗ นี้ โปรดสังเกตว่า ช่วงเวลาไร้ผลสอง (dead time) t_d ระหว่างตอนที่ V_{10} ลดลงอย่างทันทีทันใด กับตอนที่ V_9 เพิ่มขึ้นอย่างทันทีทันใด (หรือกลับกัน) มีค่าประมาณ

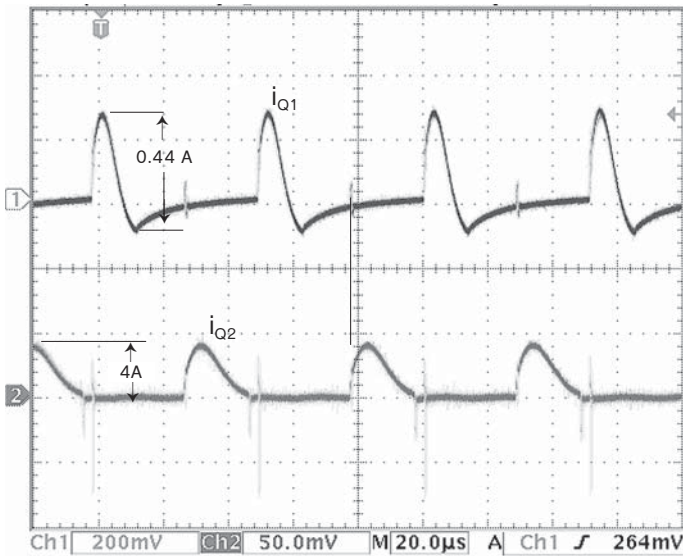
๖ ไมโครวินาที ซึ่งก็เป็นผลจากการป้อนแรงดันค่าน้อย ๆ ค่าหนึ่งเข้าที่ขา ๔ ของวงจรรวม TL494 นั่นเอง นอกจากนี้ เราจะสังเกตได้ว่า V_{10} และ V_9 ไม่ได้ลดลงเป็นศูนย์ทันทีที่

จบช่วงเวลาวัฏจักรหน้าที่ (duty cycle) แต่ค้างอยู่ที่ค่าสูงกว่าศูนย์ ทั้งนี้ก็เพราะผลของตัวเก็บประจุ C_{d1} และ C_{d2} ที่ใช้ในวงจรหน่วงเวลาเริ่มนำกระแสของ Q_{d1} และ Q_{d2} ตามลำดับ

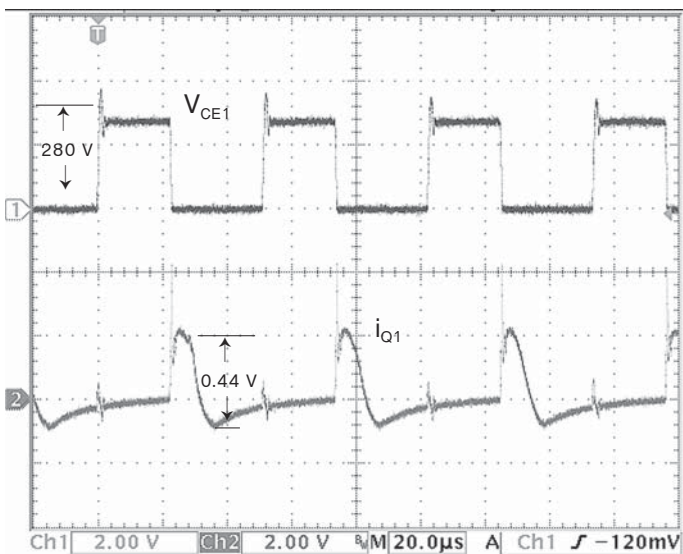
รูปที่ ๘ แสดงรูปคลื่นกระแส i_{Q1} ที่ผ่านทรานซิสเตอร์ Q_1 และรูปคลื่นกระแส i_{Q2} ที่ผ่านทรานซิสเตอร์ Q_2 ตามลำดับ รูปนี้แสดงว่ากระแส i_{Q1} และ i_{Q2} ไม่มีช่วงเวลาที่เหลื่อมกัน ด้วยเหตุที่เรากำหนดให้มีช่วงเวลาไร้ผลสองระหว่าง V_{10} กับ V_9 ตามรูปที่ ๗ อีกทั้งใช้ช่วงหน่วงเวลาการนำกระแสของ Q_1 และ Q_2 ดังในรูปที่ ๔ โปรดสังเกตว่า ค่ายอดถึงยอด (peak-to-peak) ของ i_{Q2} (๔ แอมแปร์) มีค่าประมาณ ๘ เท่าของค่ายอดถึงยอดของ i_{Q1} (๐.๔๔ แอมแปร์) เหตุผลก็คือเราใช้กิ่งวงจรตัวเก็บประจุและไดโอดในวงจรลดแรงดันตามรูปที่ ๓ เป็นจำนวน ๘ กิ่งนั่นเอง

รูปที่ ๙ แสดงรูปคลื่นแรงดัน V_{CE1} ระหว่างขาคอลเล็กเตอร์กับขาอิมิตเตอร์ของทรานซิสเตอร์ Q_1 และกระแส i_{Q1} ที่ไหลผ่านขาคอลเล็กเตอร์ของทรานซิสเตอร์ตัวนี้ รูปนี้แสดงให้เห็นว่า Q_1 นำกระแส (ต่อวงจร) ในช่วงเวลาที่แรงดัน V_{CE1} มีค่าใกล้เคียงศูนย์ ทำให้เกิดการสูญเสียกำลังเป็นความร้อนน้อยอย่างที่เราควรจะเป็น

รูปที่ ๑๐ แสดงรูปคลื่นแรงดันและกระแสที่เกี่ยวข้องกับทรานซิสเตอร์ Q_2 ทำนองเดียวกับของทรานซิสเตอร์ Q_1 ในรูปที่ ๙ อย่างไรก็ตาม



รูปที่ ๘ รูปคลื่นกระแสที่ผ่านทรานซิสเตอร์ Q_1 และ Q_2

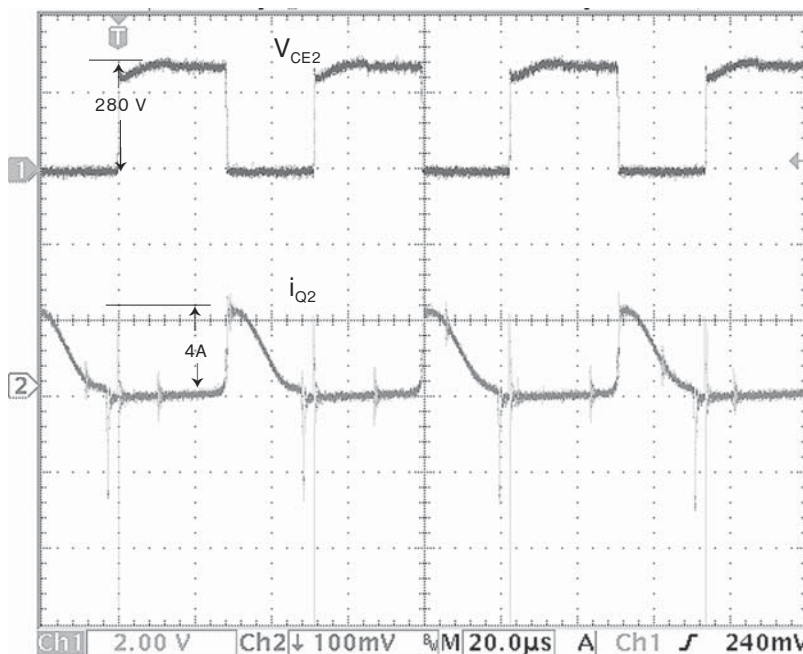


รูปที่ ๙ รูปคลื่นแรงดันคอลเล็กเตอร์-อิมิตเตอร์ และกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_1

รูปคลื่น i_{Q2} ที่ปรากฏในรูปที่ ๑๐ นี้ ต่างกับที่ปรากฏในรูปที่ ๘ อยู่เล็กน้อย เนื่องจากในการวัดรูปคลื่น i_{Q2} ของรูปที่ ๑๐ นั้น มีแรงดันที่ตกคร่อมขดลวด 1T ของหม้อแปลง T_2 ในรูปที่ ๓ มาบวกเพิ่มอยู่ด้วย

ผลการทดสอบประสิทธิภาพ

ผู้นิพนธ์ได้ทดลองวัดค่าปริมาณไฟฟ้าค่าต่าง ๆ ที่เกี่ยวข้องและคำนวณค่าประสิทธิภาพของวงจรจ่ายกำลังไฟฟ้ากระแสตรงแบบใช้ตัวเก็บประจุลดแรงดันที่ความถี่สูงในบทความนี้ เปรียบเทียบกับของวงจรจ่ายกำลังทำนองเดียวกันนี้ ซึ่งใช้ความถี่ต่ำ (๕๐ เฮิรตซ์) และใช้ทรานซิสเตอร์แบบไบโพลาร์เป็นสวิตช์หลักในเอกสารอ้างอิง [๓] ผลการเปรียบเทียบเป็นดังที่แสดงไว้ในตารางที่ ๒



รูปที่ ๑๐ รูปคลื่นแรงดันคอลเล็กเตอร์-อีมีตเตอร์ และกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_2

ตารางที่ ๒ ค่าปริมาณไฟฟ้าในวงจรจ่ายกำลังแบบลดแรงดันที่ความถี่ต่ำ [๓] กับวงจรจ่ายกำลังแบบลดแรงดันที่ความถี่สูงในบทความนี้

	วงจรความถี่ต่ำ	วงจรความถี่สูง
๑) แรงดันกระแสสลับด้านเข้า	๒๒๐ V(rms)	๒๒๐ V(rms)
๒) กระแสสลับด้านเข้า	๐.๑๖๕ A(rms)	๐.๑๗๕ A(rms)
๓) กำลังกระแสสลับด้านเข้า	๒๔.๕ วัตต์	๒๕ วัตต์
๔) ตัวประกอบกำลังด้านเข้า	๐.๖๗ (กระแสล่าหลัง)	๐.๖๕ (กระแสล่าหลัง)
๕) แรงดันกระแสตรงด้านออก	๑๕ โวลต์	๑๕ โวลต์
๖) กระแสตรงด้านออก	๑ แอมแปร์	๑ แอมแปร์
๗) กำลังกระแสตรงด้านออก	๑๕ วัตต์	๑๕ วัตต์
๘) ประสิทธิภาพโดยรวม	๖๑ เปอร์เซ็นต์	๖๐ เปอร์เซ็นต์



บทวิจารณ์

ตารางที่ ๒ แสดงว่าวงจรจ่ายกำลังกระแสตรงแบบใช้ตัวเก็บประจุลดแรงดันที่ความถี่สูงในบทความนี้มีสมรรถนะใกล้เคียงกันมากกับวงจรจ่ายกำลังทำนองเดียวกันที่ใช้ความถี่ต่ำและใช้ทรานซิสเตอร์ชนิดไบโพลาร์เป็นสวิตช์หลักในเอกสารอ้างอิง [๓] วงจรใหม่ในบทความนี้มีข้อได้เปรียบวงจรในเอกสารอ้างอิง [๓] ตรงที่วงจรตัวเก็บประจุและไดโอดที่ใช้ลดแรงดันใช้ชิ้นส่วนน้อยกว่ามากดังที่แสดงไว้ในตารางที่ ๑ ทำให้มีขนาดเล็กกว่าและน้ำหนักเบากว่าอย่างไรก็ตาม วงจรใหม่มีข้อเสียเปรียบที่ต้องใช้วงจรรวมหรือไอซีเพิ่มเติมเข้ามาเพื่อกำเนิดแรงดันความถี่สูง และใช้วงจรที่ซับซ้อนมากกว่าในการขับนำกระแสเบสของทรานซิสเตอร์ที่เป็นสวิตช์หลัก

วงจรรวม TL494 ที่ใช้ในวงจรตามรูปที่ ๔ ยังอาจใช้ประโยชน์เพิ่มเติมได้อีก คือใช้ป้องกันแรงดันด้านออกไม่ให้มีค่าสูงเกินไป และป้องกันกระแสของทรานซิสเตอร์หลักไม่ให้สูงเกินไปได้ด้วย แม้ว่าผู้พิมพ์จะไม่ได้แสดงรายละเอียดของเรื่องนี้ไว้ ผู้ที่สนใจก็ยังสามารถศึกษาได้จากเอกสารอ้างอิง [๔] และ [๕]

สรุป

บทความนี้ได้แสดงแนวทางการออกแบบและสร้างวงจรจ่ายกำลังไฟฟ้ากระแสตรง แบบใช้ตัวเก็บประจุลดแรงดันที่ความถี่สูงประมาณ ๑๕ กิโลเฮิร์ตซ์ ผลการทดลองปรากฏว่า เมื่อให้กำลังด้านออกเท่ากัน วงจรใหม่ในบทความนี้มีประสิทธิภาพใกล้เคียงกันมากกับวงจรจ่ายกำลังทำนองเดียวกันที่ใช้ความถี่ ๕๐ เฮิร์ตซ์ แต่มีขนาดเล็กกว่าและมีน้ำหนักเบากว่า ซึ่งก็ทำให้มีโอกาสได้รับการพัฒนาไปเป็นผลิตภัณฑ์ที่ใช้ในงานในทางปฏิบัติมากกว่า

กิตติกรรมประกาศ

ผู้พิมพ์ขอขอบคุณ นาย อรรถพล ลิ้มสีมารัตน์ นิสิตหลักสูตรปริญญาเอก ห้องปฏิบัติการวิจัยไฟฟ้าแรงสูง ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ที่ได้ช่วยเหลือในการบันทึกรูปคลื่นปริมาณไฟฟ้าของวงจรจ่ายกำลังไฟฟ้าในบทความนี้

เอกสารอ้างอิง

๑. มงคล เชนกรินทร์. แหล่งจ่ายกำลังกระแสตรงแบบใช้ตัวเก็บประจุในการลดแรงดัน. วารสารราชบัณฑิตยสถาน ๒๕๔๕; ๒๗(๓): ๗๒๗-๗๓๗.
๒. มงคล เชนกรินทร์. การปรับปรุงสมรรถนะของแหล่งจ่ายกำลังกระแสตรงแบบใช้ตัวเก็บประจุลดแรงดัน. วารสารราชบัณฑิตยสถาน ๒๕๔๖; ๒๘(๑): ๑๒๕-๑๓๑.
๓. มงคล เชนกรินทร์. การปรับปรุงสวิตช์หลักในแหล่งจ่ายกำลังไฟฟ้ากระแสตรงแบบใช้ตัวเก็บประจุลดแรงดัน. วารสารราชบัณฑิตยสถาน ๒๕๔๘; ๓๐(๔): ๔๕๘-๕๖๐.
๔. Linear/Switchmode Voltage Regulator Handbook. 4th ed., USA: Motorola Inc., Phoenix, Arizona, 1989: 559-569.
๕. Dejnakarindra M, Kulvitit Y, and Arya G, Research and Development of Switched-mode Power Supplies. Technical Report prepared the Science and Technology Development Board, Ministry of Science, Technology and Energy, Project No. 493-0340. Electrical Engineering Dept., Faculty of Engineering, Chulalongkorn University, Bangkok, Thailand; 1990.



Abstract **A High-frequency Switched-capacitor, DC Power Supply Circuit**
Mongkol Dejnakintra
Fellow of the Academy of Science, The Royal Institute, Thailand

This article presents a design and construction of a 15-kHz switched-capacitor, DC power supply circuit based on adaptation from a 50-Hz switched-capacitor, DC power supply circuit described in previously published articles. Experimental results from the new circuit show that, given the same DC power output, this 15-kHz circuit has approximately the same efficiency as the 50-Hz circuit but has a smaller size and weight as expected.

Key words: DC power supply, capacitor, high frequency

โครงการรณรงค์ “ปี ๒๕๕๐ เป็นปีภาษาไทย
เฉลิมพระเกียรติเนื่องในโอกาสมหามงคล
เฉลิมพระชนมพรรษา ๘๐ พรรษา ๕ ธันวาคม ๒๕๕๐”

ราชบัณฑิตยสถานร่วมกับหน่วยงานภาครัฐและเอกชน ได้แก่ สำนักนายกรัฐมนตรี กระทรวงวัฒนธรรม กระทรวงศึกษาธิการ กรมประชาสัมพันธ์ บริษัท เอเชีย เทเลวิชั่น แอนด์ มีเดีย จำกัด และบริษัท เวิร์คพอยท์ เอ็นเตอร์เทนเมนท์ จำกัด (มหาชน) จัดงานรณรงค์ให้ปี ๒๕๕๐ เป็นปีภาษาไทย เฉลิมพระเกียรติพระบาทสมเด็จพระเจ้าอยู่หัว เนื่องในโอกาสมหามงคลเฉลิมพระชนมพรรษา ๘๐ พรรษา ๕ ธันวาคม ๒๕๕๐ โดยมีกิจกรรมร่วมกันตลอดปี คณะกรรมการอำนวยการจัดงานปีภาษาไทยฯ หวังว่าโครงการนี้จะช่วยปลุกกระแสให้คนไทยหันมาพูดและใช้ภาษาไทยอย่างถูกต้อง อีกทั้งเป็นการเผยแพร่ผลงานด้านภาษาไทยของราชบัณฑิตยสถานสู่ประชาชน และเพิ่มประสิทธิภาพการให้บริการทางวิชาการของราชบัณฑิตยสถานสู่ประชาชนให้กว้างขวางและทั่วถึงยิ่งขึ้น